

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

THIS PAGE IS BLANK

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **63186330 A**

(43) Date of publication of application: 01 . 08 . 88

(51) Int. Cl.

**G06F 9/06**  
**G06F 12/14**

(21) Application number: 62019340

(22) Date of filing: 28 . 01 . 87

(71) Applicant: **ANRITSU CORP NIPPON TELEGR  
& TELEPH CORP <NTT>**
(72) Inventor: **TAKADA SHINJI**  
**ISHIZUMI KIYOHIO**  
**OKUGAWA MORIFUMI**  
**KAWAKITA TATSUJIRO**
(54) **CHANGING METHOD FOR WORKING PROGRAM  
OF DEVICE**

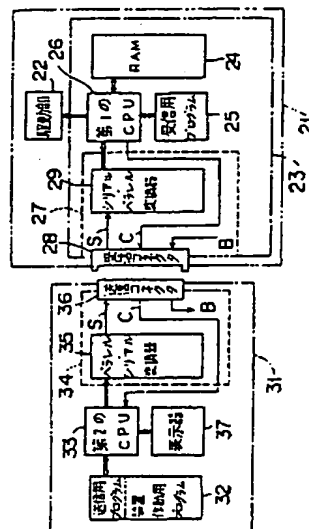
single transmitting device.

COPYRIGHT: (C)1988,JPO&amp;Japio

(57) Abstract:

**PURPOSE:** To easily change a working program at a low cost even though a control part is covered with resin, etc., by sending the working program to the control part of a device main body from a portable transmitting device via connector and storing the program in a RAM.

**CONSTITUTION:** When a receiving program 25 of a device main body 21 is carried out, a timer set at a prescribed time T starts. A transmission connector 36 is connected to a reception connector 28 within the time T for input of a start code sent from a program transmitting device 31. Then the final address value L of a working program is received and stored temporarily at a prescribed position of a RAM 24. The initial address value of a new working program is substituted to the value D and the program data received at first is stored in the address of the D. Hereafter 1 is added to the value D for each reception of the program data and data are successively stored in the prescribed until the value D is equal to the value L. Thus it is possible to cover a control part 23 with a resin agent to prevent the leakage of the program and to change programs of plural devices with a



THIS PAGE IS BLANK

⑨ 日本国特許庁(J.P.)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭63-186330

⑫ Int. Cl.

G 06 F 9/06  
12/14

識別記号

3 2 0  
3 2 0

庁内整理番号

J-7361-5B  
7737-5B

⑬ 公開 昭和63年(1988)8月1日

審査請求 未請求 発明の数 1 (全7頁)

⑭ 発明の名称 装置作動用プログラムの変更方法

⑮ 特 願 昭62-19340

⑯ 出 願 昭62(1987)1月28日

⑰ 発 明 者 高 田 伸 次 東京都港区南麻布5丁目10番27号 アンリツ株式会社内  
⑱ 発 明 者 石 積 清 博 東京都港区南麻布5丁目10番27号 アンリツ株式会社内  
⑲ 発 明 者 奥 川 守 文 神奈川県横浜須賀町1丁目2356番地 日本電信電話株式会社  
社複合通信研究所内  
⑳ 発 明 者 川 北 達 次 郎 神奈川県横浜須賀町1丁目2356番地 日本電信電話株式会  
社複合通信研究所内  
㉑ 出 願 人 アンリツ株式会社 東京都港区南麻布5丁目10番27号  
㉒ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号  
㉓ 代 理 人 弁理士 早川 誠志

明 細 書

1. 発明の名称

装置作動用プログラムの変更方法

2. 特許請求の範囲

装置作動用プログラムに従って装置本体の作動制御を行なう装置本体に対する前記装置作動用プログラムの変更方法であって、

装置作動用プログラムを記憶するための読み書き可能メモリと、装置本体外部からのプログラムデータを受信するためのデータ受入れ手段と、前データ受入れ手段によって受信されたプログラムデータを前記読み書き可能メモリの所定アドレスに順次記憶させるデータ格納手段と、前記読み書き可能メモリに記憶されたプログラムデータからなる装置作動用プログラムに基づいて装置本体の作動制御を行なう制御手段とによって装置本体の制御部を構成し、

装置本体の前記読み書き可能メモリに格納すべき装置作動用プログラムを予め記憶している記憶

手段と、前記記憶手段に記憶された装置作動用プログラムのプログラムデータを所定順に順次出力させるデータ読み出し手段と、装置本体側の前記データ受入れ手段に接続可能に形成され、前記データ読み出し手段からのプログラムデータを前記受入れ手段に送出するデータ送出手段とを備えた携帯可能なプログラム送信装置を設け、

前プログラム送信装置の前記データ送出手段を装置本体の前記データ受入れ手段に接続して、前記プログラム送信装置からの装置作動用プログラムを装置本体の前記読み書き可能メモリに記憶させるようにしたことを特徴とする装置作動用プログラムの変更方法。

3. 発明の詳細な説明

<本発明の産業上の利用分野>

本発明は、記憶装置に記憶された装置作動用プログラムに従って、各種の制御を行なう装置に対する装置作動用プログラムの変更方法に関する。

<従来技術と問題点> (第5～8図)

近年マイクロコンピュータの発達に伴って、各

種装置の作動制御をマイクロコンピュータで行なうものが増えている。

この種の装置は、第5図に示すように、メモリ1に予め記憶された装置作動用プログラムに従って該装置2(以下、CPUと記す)が、駆動部3を制御するように構成されている。

このメモリ1は、不揮発性で読み出し専用のメモリに、予め装置作動用プログラムが固定記憶されたものが従来より用いられている。

しかしながら、この種のメモリは、装置から取りはずされても記憶内容が保持されているため、記憶内容を容易に知られる危険があり、装置作動用プログラムが漏洩すると、その装置の製造販売等に携わっている者に重大な損害を与える可能性がある。

即ち、メモリ1に記憶されている装置作動用プログラムがコピーされて、全く同等の装置が製造販売されたり、装置作動用プログラムが悪用されて、装置の不正利用が行なわれている可能性がある。

#### <本発明の目的>

本発明は、上記の問題点を解決するためになされたもので、制御部を樹脂等で覆っても、装置作動用プログラムの変更が容易に且つ安価に行なえる装置作動用プログラムの変更方法を提供することを目的としている。

#### <本発明の手段>(第1図)

上記目的を達成するために、本発明では、第1図に示すように、装置作動用プログラムを記憶できる読み書き可能メモリ11と、装置外部からのプログラムデータを受信するためのデータ受入れ手段12と、データ受入れ手段で受信されたプログラムデータを読み書き可能メモリの所定アドレスに順次記憶させるためのデータ格納手段13と、この読み書き可能メモリ11に記憶されたプログラムデータからなる装置作動用プログラムに従って、装置の駆動制御を行なう駆動制御手段14とから構成された制御部15を装置本体16側に設け、変更すべき新たな装置作動用プログラムを予め記憶している記憶手段17と、この記憶手段1

このため、従来は、メモリ1やCPU2を樹脂4で覆って、外部からCPU2やメモリ1の名称や端子等が見えないようにして、メモリ1に記憶された装置作動用プログラムの漏洩を防止している。

しかしながら、上記のように、樹脂4でメモリ1が覆われていると、装置作動用プログラムを変更することができず、CPU2をも含めた制御部を全て交換しなければならないため、非常に不経済であった。

このため、第6図に示すように、メモリ1をコネクタ5(あるいはソケット)を介してCPU2と接続して、メモリ1の交換を可能にしたものがあるが、これでは、メモリ1の装置作動用プログラムが容易に読み出されてしまうことになる。

また、この場合でも、交換された古いメモリ1が無駄になり、装置作動用プログラムの交換を要する装置が多数あると、多数の交換用メモリを携帯してメモリの交換作業を行なわなければならない、煩雑で作業効率が低下するという問題があった。

7に記憶されている装置作動用プログラムのプログラムデータを所定順に順次出力させるデータ読み出し手段18と、装置本体のデータ受入れ手段12に接続してデータ読み出し手段18からのプログラムデータを、データ受入れ手段12に送出するデータ送出手段19とを備えた携帯可能なプログラム送信装置20を設けている。

#### <作用>

従って、プログラム送信装置20において、記憶手段17に記憶された装置作動用プログラムのプログラムデータは、データ読み出し手段18によって順次読み出され、装置本体16のデータ受入れ手段12に接続されたデータ送出手段19を介して装置本体16側に順次送出される。装置本体側では、データ受入れ手段12からのプログラムデータを、データ格納手段13によって、読み書き可能メモリ11に順次記憶させる。

駆動制御手段14は、読み書き可能メモリ11に記憶されたプログラムデータからなる装置作動用プログラムに従って装置本体16の駆動制御を

行なう。

<本発明の一実施例> (第2図)

以下、図面に基づいて、本発明の一実施例を説明する。

第2図は、本発明を適用した装置本体とプログラム送信装置の一例を示すブロック図であり、装置本体においては、読み書き可能メモリとしてRAM 24を、データ格納手段として第1のCPU 26と第1のROM 25を用い、プログラム送信装置においては、記憶手段およびデータ読み出し手段として第2のROM 32と第2のCPU 33を用いたものである。

図において、21は装置本体を示し、22は装置本体21を駆動させる駆動部、23は、駆動部22へ制御信号を送出して装置本体21の制御を行なう制御部である。

24は、この装置本体22を制御するための装置動作用プログラムを記憶するために、充分なアドレス空間をもつRAMであり、25は、装置本体21の外部から入力されるプログラムデータを

なお、この制御部23は、受信コネクタ28を除いて、樹脂によって覆われており、外部からの各回路の識別及び電気的接触が不可能な状態になっている。

一方、31は、装置本体21側に装置動作用プログラムを送信するためのプログラム送信装置であり、32は、装置本体21側に記憶させるための装置動作用プログラムが所定のアドレス空間に記憶され、この装置動作用プログラムのプログラムデータを装置本体21側へ順次出力するための送信用プログラムが第2アドレスから記憶された第2のROMである。

なお、この装置動作用プログラムは、この全てのプログラムデータを2進加算した結果が“0”になるように予め構成されている。

33は、第2のROM 32に記憶された送信用プログラムに従って、装置動作用プログラムのプログラムデータを、順次並列出力する第2のCPU 33であり、34は、第2のCPU 33から並列出力されるプログラムデータを直列なプログラムデ

RAM 24の所定アドレスに順次記憶させるための受信用プログラムが予め記憶された第1のROMである。

なお、RAM 24は、装置本体21の電源がOFFしても、その記憶内容を保持するために電池(図示せず)によってバックアップされている。

26は、入力されるプログラムデータを、第1のROM 25に記憶させた受信用プログラムに従って、順次RAM 24の所定アドレスに記憶させ、RAM 24に記憶されたプログラムデータからなる装置動作用プログラムに従って、駆動部22の制御を行なう第1のCPUである。

27は、装置本体21の外部からのプログラムデータを受信するためのデータ受入れ部であり、装置本体21の外部から接続可能な受信コネクタ28と、受信コネクタ28から直列に入力される外部からのプログラムデータを、第1のCPU 26に対応するビット数の並列のプログラムデータに変換するシフトレジスタ等からなるシリアル-パラレル変換器29とから構成されている。

データに変換して、装置本体21側へ送出するためのデータ送出部である。

データ送出部34は、第2のCPU 33から出力される並列なプログラムデータを直列なプログラムデータに変換するシフトレジスタ等からなるパラレル-シリアル変換器35と、パラレル-シリアル変換器35からの直列なプログラムデータを装置本体21のデータ受入れ部27に送出させるために、データ受入れ部27の受信コネクタ28に接続可能に形成された送信コネクタ36とによって構成されている。

なお、この送信コネクタ36及び受信コネクタ28には、プログラム送信装置31からプログラムデータを受信するための直列回路Sの他に、直列回路Sから入力されるプログラムデータの全てが、装置本体21側のRAM 24に記憶されたことをプログラム送信装置31側に知らせるために、装置本体21側からプログラム送信装置31側へスタート信号を送出するための制御回路Cを、プログラム送信装置31の回路を装置本体21側

から供給するための電源回路Bとが設けられている。

また、プログラム送信装置31には、表示器37が設けられており、表示器37は、装置作動用プログラムが装置本体21側へ送信されている間は“送信中”を示す表示を、装置作動用プログラムの送信が終了した時は“送信終了”を示す表示を、また、装置本体21側において、プログラム送信装置31からのプログラムデータが確実に記憶された時は、ストア終了を示す“ストア終了”の表示を、あるいは、プログラムデータの記憶が確実に行なわれなかった時は、アラーム表示を第2のCPU33からの表示信号に従って、表示する。

<上記実施例の動作> (第3～4図)

次に、上記実施例のプログラム送信装置31から、新たな装置作動用プログラムを装置本体21側のRAM24に記憶させる方法について、第3図及び第4図のフローチャートに従って説明する。

第3図は、プログラム送信装置31の送信用プ

ロ部34及び直列回路Sを介して、装置本体21側に送出される(i)。

アドレス値Aは、装置作動用プログラムの最終アドレス値Lと比較され(h)、このアドレス値Aと最終アドレス値Lが等しくなるまでアドレス値Aを1ずつ増加させて(i)、装置作動用プログラムが、アドレス順にプログラムデータとして順次送出される。

なお、この装置作動用プログラムのアドレス値Aが最終アドレス値Lと等しくなると(即ち、装置作動用プログラムの全てのプログラムデータが装置本体11側に送出されると)、装置作動用プログラムの送信終了を示す表示が表示器37に表示され(j)、所定時間Tにセットされたタイマーがスタートする(k)。

この所定時間T内に、装置本体11側からストア終了信号Eが制御回路Cを介して入力されると(l)、“ストア終了”を示す表示が表示器37に表示され(m)、プログラム送信動作が終了する。

プログラムの制御手順を示すフローチャートであり、先づ、プログラム送信装置31の送信コネクタ36を装置本体21側の受信コネクタ28に接続すると、装置本体11側からプログラム送信装置31に電源回路Bを介して、電源が供給される(a)。

電源が供給されたプログラム送信装置31の第2のCPU33は、第2のROM32の送信用プログラムを実行するために初期設定される(b)。

第2のCPU33から送信用プログラムに従って、スタートコードがデータ送出部34及び直列回路Sを介して、装置本体21側に送出される(c)。

次に、第2のROM32の装置作動用プログラムの最終アドレス値Lが読み出されて、装置本体21側に送出され(d)、装置作動用プログラムの初期アドレス値がAに代入される(e)。

次に、“プログラム送出中”を示す表示が表示器37に表示され(f)、アドレス値Aの装置作動用プログラムのプログラムデータが、データ送

また、装置本体21側からストア終了信号Eが入力されないで、所定時間Tが経過すると(n)、装置本体21側において、装置作動用プログラムが確実に記憶されなかったことを示すアラーム表示が表示器37に表示される(o)。

次に、このプログラム送信装置31からのプログラムデータを受ける装置本体21側の制御部23の動作について、第4図のフローチャートに基づいて説明する。

第4図は、装置本体21の制御部23の第1のROM25に記憶された受信用プログラムの制御手順を示すフローチャートであり、先づ、装置本体21に電源が供給されると、第1のCPU26は、第1のROM25に記憶された受信用プログラムを実行するために初期設定される(a')。

受信用プログラムが実行されると、所定時間T'にセットされたタイマがスタートする(b')。

この所定時間T'内に、プログラム送信装置31のデータ送出部34の送信コネクタ36と、装置本体21側の受信コネクタ28が接続されて、



プログラム送信装置31からのスタートコードが「入力されると(c)」、続いて入力される装置作動用プログラムの最終アドレス値を受信して、このアドレス値を、RAM24の装置作動用プログラムが記憶されていない所定のアドレスに一時記憶させる(d)。

次に、RAM24の新たに記憶すべき装置作動用プログラムの初期アドレス値がDに代入され(e)、プログラム送信装置31から初めて送られてくるプログラムデータを、Dのアドレスに記憶させる(f)。

以下、プログラム送信装置31からのプログラムデータを受けると、アドレス値Dに1ずつ加算し(h)、アドレス値Dが最終アドレス値に等しくなるまで(g)、プログラムデータを所定のアドレスに順次記憶させる。

このようにして、プログラム送信装置31からのプログラムデータの全てが、新たな装置作動用プログラムとしてRAM24の所定アドレス空間に記憶されると、RAM24の所定アドレス(装

置作動用プログラムの記憶されていないアドレス)に書き込み終了コードが記憶される(i)。

次に、RAM24の所定アドレス空間に記憶された全てのプログラムデータが2進加算され(k)、その加算結果が「0」であると(l)、RAM24の所定アドレスに書き込み終了コードが正しく記憶されているかが判定される(m)。

書き込み終了コードが正しく記憶されていると、装置本体21からストア終了信号Eが制御回路Cを介してプログラム送信装置31へ送出される(n)。

ストア終了信号Eを送出した後、第4のROM25に記憶された受信用プログラムは、RAM24に新たに記憶された装置作動用プログラムの初期アドレスにジャンプして(o)、装置本体10は、RAM24に記憶された新たな装置作動用プログラムに従って、駆動部22の動作が制御される(p)。

なお、タイマがスタート(b)して、所定時間T内にプログラム送信装置31からのスター

トコードを受信できない場合(j)には、RAM24に以前から記憶されている装置作動用プログラムが前記回路にチェックされ(l、m)、以前に記憶されていた装置作動用プログラムに従って、装置本体21の駆動部22が駆動制御される(o、p)。

また、RAM24に記憶されている装置作動用プログラムの全てのプログラムデータの2進加算値が「0」でない場合、またはRAM24の所定アドレスに書き込み終了コードが記憶されていない場合は、装置本体21の制御動作が停止される(q)ため、再度、装置作動用プログラムをプログラム送信装置31から入力させるか、装置本体21の制御部のチェックを行なう必要がある。

以上のようにして、新たな装置作動用プログラムがプログラム送信装置31から装置本体21のRAM24に記憶され、装置本体21側からのストア終了信号Eがプログラム送信装置31で検出された後、このプログラム送信装置31のデータ送出部34の送信コネクタ36と装置本体21の

受信コネクタ28との接続を断絶して、装置作動用プログラムの変更作業が終了する。

この実施例では、装置本体21側の電源投入時に、プログラム送信装置31から新たな装置作動用プログラムを送信して、装置本体21の装置作動用プログラムを変更するようにしていたが、装置本体21の作動中(第4図(r))、プログラム送信装置31からのスタートコードを受けた時は、第2のCPU26に割り込み制御をして、第4図のフローチャートの(r)から(i)にジャンプさせて、装置作動用プログラムを変更することも可能である。

#### <本発明の他の実施例>

なお、上記実施例では、データ送出部34にパレル・リアル変換部35を設け、並列なプログラムデータを送信し、装置本体21側のシリアル・パレル変換部29において、並列なプログラムデータに変換していたが、これらの変換部18、35の代りに並列バッファ等を用いて、プログラムデータを並列データのままと受信するよう

にしてもよい。

<本発明の効果>

本発明では、装置本体の装置作動用プログラムを上記説明のように変更できるようにしているため、装置本体の制御部を樹脂材で覆うことができるため、この装置作動用プログラムの誤改が防止でき、また、1つのプログラム送信装置を携帯して、複数の装置本体に対して、プログラムの変更ができるため、交換用のメモリが不要となり、プログラムの変更作業が格段に容易で安価となる。

また、装置作動用プログラムを読み書き可能メモリに記憶させているため、装置本体に対する不当な操作に対応して、その記憶されたプログラムを隠蔽させ、重要なプログラムの漏洩を防ぐことができるという効果もある。

4. 図面の簡単な説明

第1図は、本発明の手段構成を示す図、第2図は、本発明の一実施例を示すブロック図、第3図及び第4図は一実施例の動作を示すフローチャートである。第5図及び第6図は従来装置本体の構

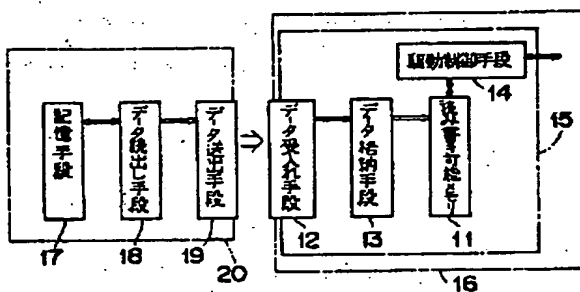
成を示すブロック図である。

21 ……装置本体、22 ……駆動部、23 ……制御部、24 ……RAM、25 ……第1のROM、26 ……第1のCPU、27 ……データ受入れ部、28 ……受信コネクタ、29 ……シリアル・パラレル変換器、31 ……プログラム送信装置、32 ……第2のROM、33 ……第2のCPU、34 ……データ送出部、35 ……パラレル・シリアル変換器、36 ……送信コネクタ。

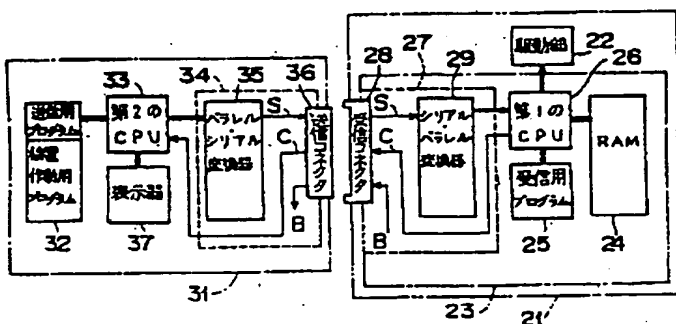
特許出願人 アンリツ株式会社  
日本電信電話株式会社

代理人 弁理士 早川 誠 志

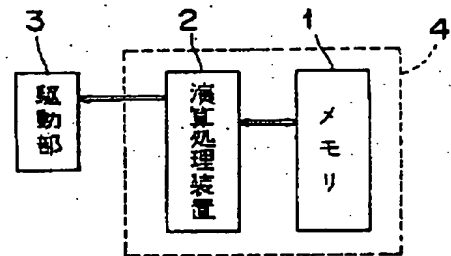
第1図



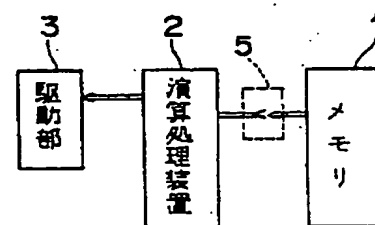
第2図



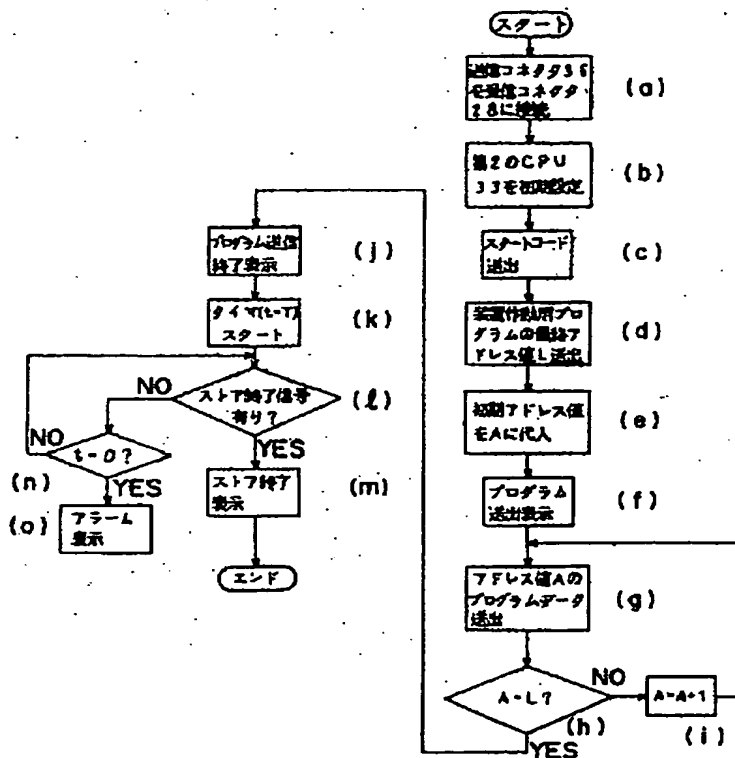
第5図



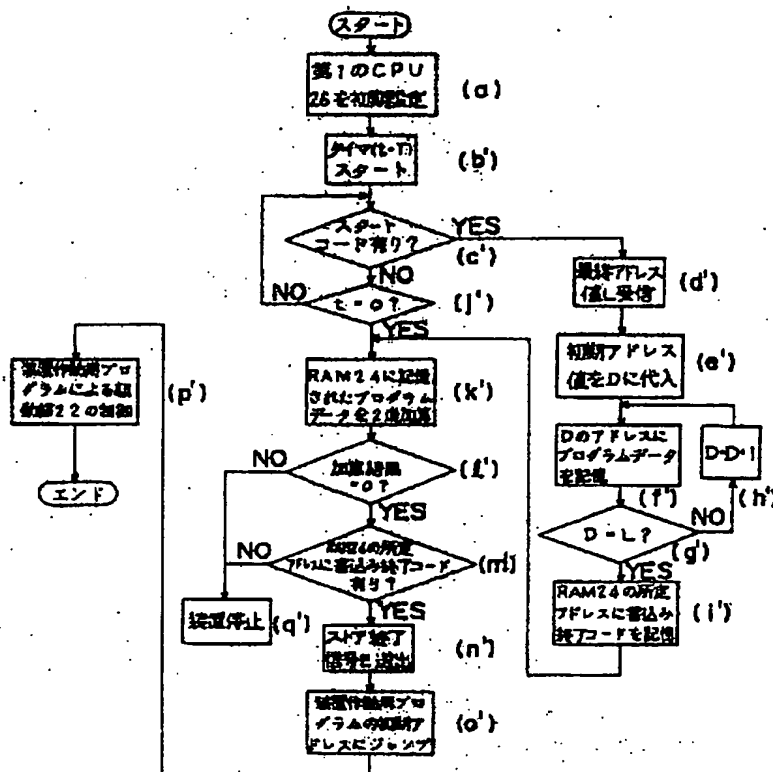
第6図



第 3 図



第 4 図



**THIS PAGE BLANK (USPTO)**